



AiP31066L 40列16行点阵LCD驱动控制电路

产品说明书

说明书发行履历:

版本	发行时间	新制/修订内容
2012-02-A1	2012-02	新制
2012-02-A2	2012-2-16	特点中添加裸片pin脚数说明
2013-03-A3	2013-3-12	增加英俄/英欧字库



1、概述

AiP31066L是一种采用低功耗CMOS技术生产的点阵式LCD驱动/控制器。其主要特点如下:

- 字符型点阵 LCD 驱动/控制器
- 内部驱动: 16C 和 40S 信号输出
- 可以方便地和 4 位或 8 位 MPU 连接
- 显示字符图案: 5×8 点阵 (192 种), 5×11 点阵 (64 种)
- 特殊字符图案可以对字符发生器 RAM 直接编程得到
- 通用字符图案可以通过掩膜对字符发生器 ROM 编程得到
- 和 AiP31065 或 AiP31063 配合可以最大驱动 80 个字符
- 多种指令功能
- 自动上电复位功能
- 内部存储器

字符发生器 ROM (CGROM): 10880 位 (192 个 5*8 点阵格式字符和 64 个 5*11 点阵格式字符)

字符发生器 RAM (CGRAM): 64*8 位(8 个 5*8 点阵格式字符或 4 个 5*11 点阵格式字符)

显示数据 RAM: 80×8 位 (最多 80 个字符)

- 电源电压: 2.7~5.5V
- LCD 驱动电压 (VDD-V5): 3.0~10.0V
- CMOS 生产
- 编程占空比 1/8, 1/11, 1/16 可选
- 字库表:

字库编号	字库类型
AiP31066L-001	英日字库
AiP31066L-002	英俄字库
AiP31066L-003	英欧字库

- 芯片尺寸: 2725*2455 (μm×μm)
- 芯片衬底接 VDD 或浮空 (DIE)
- 封装形式: 成品电路—QFP80

裸芯片 DIE—81pin (PAD 图见“7、PAD 图与 PAD 坐标”)



2.2、引脚排列图

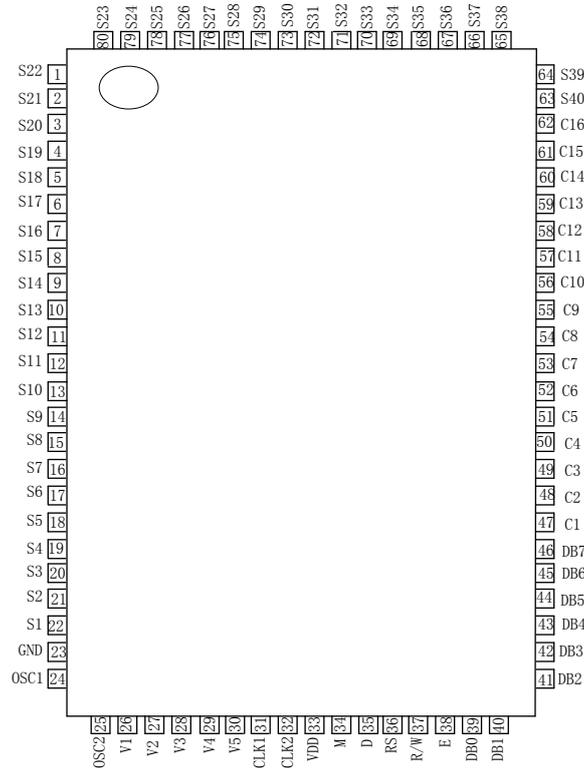


图 2、引脚排列

2.3、引脚说明

引脚	符号	I/O	功能	接口
33	VDD	P	电源: 供逻辑电路 (+3V±10%, +5V±10%)	电源
23	GND	P	系统地 (0V)	
26~30	V1~V5	P	LCD 驱动偏置电压	
1~22 63~80	S1~S40	O	S 输出: LCD 驱动 S 信号输出	LCD
47~62	C1~C16	O	C 输出: LCD 驱动 C 信号输出	LCD
24	OSC1	I	振荡: 使用内部频率时, 两个管脚接 Rf 电阻; 使用外部频率, 频率从 OSC1 输入	电阻或陶瓷谐振器
25	OSC2	O		
31	CLK1	O	数据锁存时钟: 外接电路锁存时钟	扩展驱动
32	CLK2		数据移位时钟: 外接电路移位时钟	
34	M		LCD 驱动交替信号输出端: 交替输出信号将 LCD 驱动波形变为交流信号	
35	D		显示数据接口: 输出扩展驱动数据 (第 41 位点阵数据)	
38	E	I	使能: 读写数据使能信号	MPU
37	R/W	读写模式选择:		
		1	读模式	
		0	写模式	



36	RS	寄存器选择输入:	
		1	数据寄存器(读写)
		0	指令寄存器(写), 忙标志, 地址计数器(读)
39~46	DB0~DB7	I/O	数据接口: 用于 MPU 和 AiP31066L 的数据传输, 可初始化为双向三态端, 四位传输时 DB0~DB3 不用, DB7 能用作忙标志读出。

3、电特性

3.1、极限参数 (除非另有规定, $T_{amb} = 25^{\circ}\text{C}$)

参数名称	符号	条件	额定值	单位
电源电压	V_{DD}		-0.3~+7.0	V
驱动电压	V_{LCD}		$V_{DD} - 12 \sim V_{DD} + 0.3$	V
输入电压	V_{IN}		-0.3~ $V_{DD} + 0.3$	V
工作温度	T_{opr}		-30~+85	$^{\circ}\text{C}$
贮存温度	T_{stg}		-55~+125	$^{\circ}\text{C}$
焊接温度	T_L	10 秒	245	$^{\circ}\text{C}$

* 电压大于上述值可能损坏电路 ($V_{DD} \geq V1 \geq V2 \geq V3 \geq V4 \geq V5$)

3.2、电气特性

3.2.1、直流参数 1 (除非另有规定, $V_{DD} = 4.5\text{V} \sim 5.5\text{V}$, $T_{amb} = -30 \sim +85^{\circ}\text{C}$)

参数名称	符号	测试条件	最小	典型	最大	单位	
工作电压	V_{DD}	—	4.5	—	5.5	V	
电源电流	I_{DD}	内部振荡或者外部时钟 ($V_{DD} = 5\text{V}$, $f_{osc} = 250\text{KHz}$)	—	0.55	0.8	mA	
输入电压 1 (除了 OSC1)	V_{IH1}	—	2.5	—	V_{DD}	V	
	V_{IL1}	—	-0.3	—	0.6		
输入电压 2 (OSC1)	V_{IH2}	—	$V_{DD} - 1.0$	—	V_{DD}		
	V_{IL2}	—	-0.2	—	1.0		
输出电压 1 (DB0~DB7)	V_{OH1}	$I_{OH} = -0.205\text{mA}$	2.4	—	—		
	V_{OL1}	$I_{OL} = 1.2\text{mA}$	—	—	0.4		
输出电压 2 (除了 DB0~DB7)	V_{OH2}	$I_O = -40\mu\text{A}$	$0.9V_{DD}$	—	—		
	V_{OL2}	$I_O = 40\mu\text{A}$	—	—	$0.1V_{DD}$		
输入漏电流	I_{IKG}	$V_{IN} = 0\text{V} \sim V_{DD}$	-1	—	1	uA	
低输入电流	I_{IL}	$V_{IN} = 0\text{V}$ $V_{DD} = 5\text{V}$ (上拉)	-50	-125	-250		
内部时钟频率 (外部 RF)	f_{OSC1}	$R_f = 91\text{K}\Omega \pm 2\%$, $V_{DD} = 5\text{V}$	190	270	350	KHz	
外部时钟频率	f_{OSC}	—	125	270	410	KHz	
	duty		45	50	55	%	
	t_R, t_F		—	—	0.2	us	
COM 端导通电阻	R_{COM}	$I_O = \pm 50\mu\text{A}$, $V_{LCD} = 4.0\text{V}$ COM1 - COM16			20	K Ω	
SEG 端导通电阻	R_{SEG}	$I_O = \pm 50\mu\text{A}$, $V_{LCD} = 4.0\text{V}$ SEG1 - SEG40			30		
LCD 驱动电压	V_{LCD1}	$V_{DD} - V5$	1/5 偏置	3.0	—	11.0	V
	V_{LCD2}		1/4 偏置	3.0	—	11.0	



3.2.2、直流参数 2 (除非另有规定, $V_{DD}=2.7V\sim 4.5V$, $T_{amb} = -30\sim +85^{\circ}C$)

参数名称	符号	测试条件	最小	典型	最大	单位	
工作电压	V_{DD}	—	2.7	—	4.5	V	
电源电流	I_{DD}	内部振荡或者外部时钟 ($V_{DD}=3.0V$, $f_{osc}=250KHz$)	—	0.2	0.4	mA	
输入电压 1 (除了 OSC1)	V_{IH1}	—	$0.7V_{DD}$	—	V_{DD}	V	
	V_{IL1}	—	-0.3	—	0.55		
输入电压 2 (OSC1)	V_{IH2}	—	$0.7V_{DD}$	—	V_{DD}		
	V_{IL2}	—	—	—	$0.2V_{DD}$		
输出电压 1 (DB0~DB7)	V_{OH1}	$I_{OH}=-0.1mA$	$0.75V_{DD}$	—	—		
	V_{OL1}	$I_{OL}=0.1mA$	—	—	$0.2V_{DD}$		
输出电压 2(除了 DB0~DB7)	V_{OH2}	$I_O = -40\mu A$	$0.8V_{DD}$	—	—		
	V_{OL2}	$I_O = 40\mu A$	—	—	$0.2V_{DD}$		
输入漏电流	I_{IKG}	$V_{IN}=0V\sim V_{DD}$	-1	—	1	uA	
低输入电流	I_{IL}	$V_{IN}=0V$ $V_{DD}=3V$ (上拉)	-10	-50	-120		
内部时钟频率 (外部 RF)	f_{OSC1}	$Rf=75K\Omega\pm 2\%$, $V_{DD}=3.0V$	190	270	350	KHz	
外部时钟频率	f_{OSC2}	—	125	270	410	KHz	
	duty		45	50	55	%	
	t_R, t_F		—	—	0.2	us	
COM 端导通电阻	R_{COM}	$I_O = \pm 50\mu A$, $V_{LCD} = 4.0V$ COM1 - COM16			20	K Ω	
SEG 端导通电阻	R_{SEG}	$I_O = \pm 50\mu A$, $V_{LCD} = 4.0V$ SEG1 - SEG40			30		
LCD 驱动电压 (见表 1)	V_{LCD1}	$V_{DD}-V5$	1/5 偏置	3.0	—	9.0	V
	V_{LCD2}		1/4 偏置	3.0	—	9.0	

表 1: LCD 驱动电压

电源	占空比	1/8, 1/11 占空比	1/16 占空比
	偏置	1/4 偏置	1/5 偏置
V_{DD}	V_{DD}	V_{DD}	V_{DD}
V1	$V_{DD}-V_{LCD}/4$	$V_{DD}-V_{LCD}/4$	$V_{DD}-V_{LCD}/5$
V2	$V_{DD}-V_{LCD}/2$	$V_{DD}-V_{LCD}/2$	$V_{DD}-2V_{LCD}/5$
V3	$V_{DD}-V_{LCD}/2$	$V_{DD}-V_{LCD}/2$	$V_{DD}-3V_{LCD}/5$
V4	$V_{DD}-3V_{LCD}/4$	$V_{DD}-3V_{LCD}/4$	$V_{DD}-4V_{LCD}/5$
V5	$V_{DD}-V_{LCD}$	$V_{DD}-V_{LCD}$	$V_{DD}-V_{LCD}$



3.2.3、交流特性1

(除非另有规定, $V_{DD} = 4.5V \sim 5.5V$, $T_{amb} = -30 \sim +85^{\circ}C$)

参数名称	符号	测试条件	最小	典型	最大	单位
E周期	t_c	写模式 (见图3)	500	-	-	ns
E上升/下降时间	t_{R}, t_{F}		-	-	20	
E脉冲宽度(1,0)	t_w		230	-	-	
R/W和RS建立时间	t_{su1}		40	-	-	
R/W和RS保持时间	t_{H1}		10	-	-	
数据建立时间	t_{su2}		80	-	-	
数据保持时间	t_{H2}		10	-	-	
E周期	t_c	读模式 (见图4)	500	-	-	ns
E上升/下降时间	t_{R}, t_{F}		-	-	20	
E脉冲宽度(1,0)	t_w		230	-	-	
R/W和RS建立时间	t_{su}		40	-	-	
R/W和RS保持时间	t_H		10	-	-	
数据输出延迟时间	t_D		-	-	120	
数据保持时间	t_{DH}		5	-	-	

3.2.4、交流特性2

(除非另有规定, $V_{DD} = 2.7V \sim 4.5V$, $T_{amb} = -30 \sim +85^{\circ}C$)

参数名称	符号	测试条件	最小	典型	最大	单位
E周期	t_c	写模式 (见图3)	1000	-	-	ns
E上升/下降时间	t_{R}, t_{F}		-	-	25	
E脉冲宽度(1,0)	t_w		450	-	-	
R/W和RS建立时间	t_{su1}		60	-	-	
R/W和RS保持时间	t_{H1}		20	-	-	
数据建立时间	t_{su2}		195	-	-	
数据保持时间	t_{H2}		10	-	-	
E周期	t_c	读模式 (见图4)	1000	-	-	ns
E上升/下降时间	t_{R}, t_{F}		-	-	25	
E脉冲宽度(1,0)	t_w		450	-	-	
R/W和RS建立时间	t_{su}		60	-	-	
R/W和RS保持时间	t_H		20	-	-	
数据输出延迟时间	t_D		-	-	360	
数据保持时间	t_{DH}		5	-	-	
时钟高/低电平脉冲宽度(1,0)	t_{CWH}	接口模式 (见图5)	800	-	-	ns
时钟上升/下降时间	t_{R}, t_{F}		-	-	25	
时钟建立时间	t_{su1}		500	-	-	
数据建立时间	t_{su2}		300	-	-	
数据保持时间	t_{DH}		300	-	-	
M延迟时间	t_{DM}		-1000	-	1000	



4、测试线路

交流测试波形图

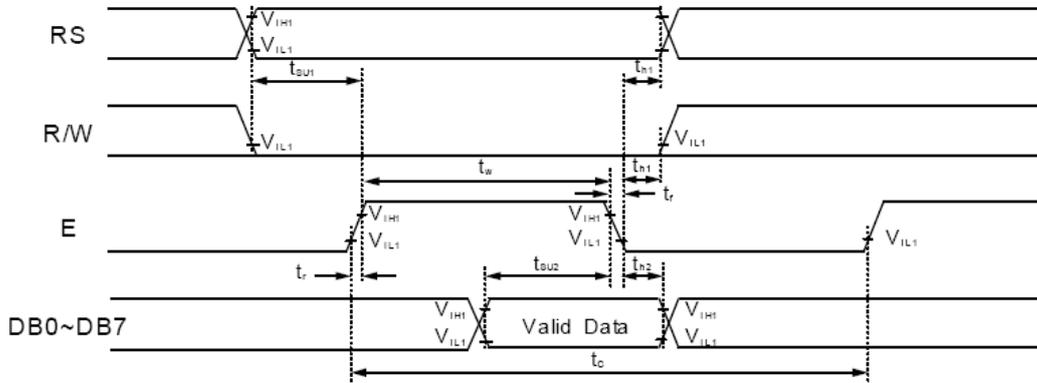


图 3、

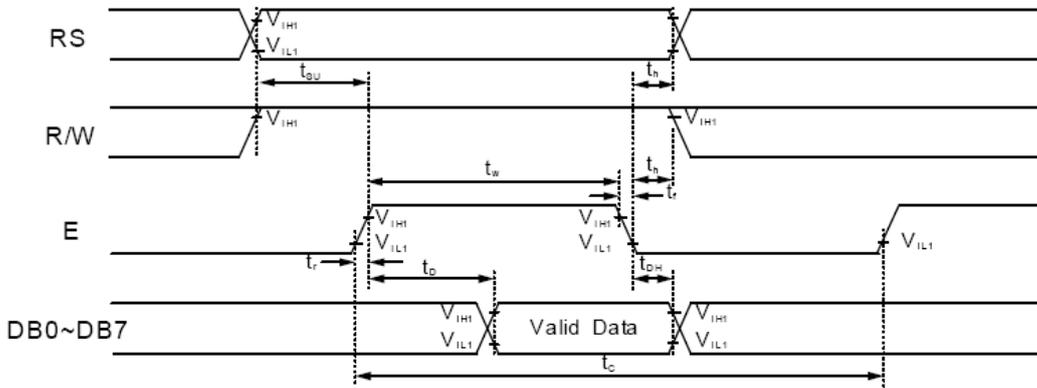


图 4、

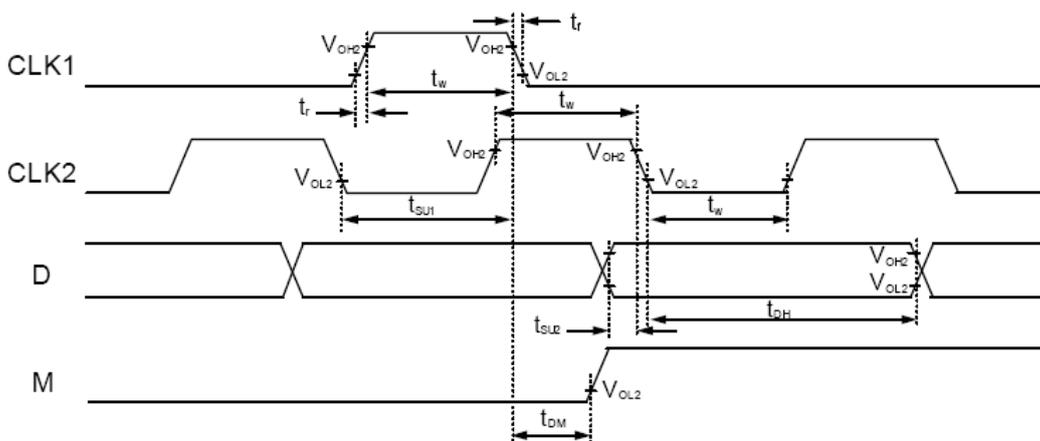


图 5、



5、功能介绍

5.1、系统接口

AiP31066L 电路具有 4 位/8 位 MCU 并行通讯模式。4 位/8 位总线通过指令寄存器的 DL 位进行选定。

在读写操作时，使用到 2 个 8 位寄存器，一个是数据寄存器 DR，另一个是指令寄存器 IR。数据寄存器 DR 作为写入和读出 DDRAM/CGRAM 数据的临时存放地。目标 RAM 通过 RAM 地址设定指令进行选定，任何读写 RAM 的内部操作都是自动完成的。当 MPU 读出 DR 内数据，DDRAM/CGRAM 数据自动传输到 DR，同样，当 MPU 写入数据到 DR，DR 中的数据自动传输到 DDRAM/CGRAM。指令寄存器 IR 用于存储来自 MPU 的指令代码，MPU 不能读出指令数据。可以通过 RS 管脚切换选取寄存器。

通过设置 RS/RW 位的各种操作：

RS	R/W	操作
L	L	写指令操作 (MPU 写指令代码至IR)
L	H	读忙标志(DB7)和地址计数器 (DB0 ~ DB6)
H	L	写数据操作 (MPU 写数据至 DR)
H	H	读数据操作 (MPU 从DR读出数据)

5.1.2、忙标志 (BF)

BF 为高，表示内部操作正在进行，所以在这个时间内，下一条指令将不能被执行。当 RS="0" 且 R/W="1" (读指令操作时)，BF 的值可以从 DB7 口读出，在执行下一条指令时，必须确认 BF 不为"1"。

5.1.3、地址计数器 (AC)

从指令寄存器过来的 DDRAM/CGRAM 地址存储在地址计数器时，地址计数器内的数据在写入或读出 DDRAM/CGRAM 后自增或自减。当 RS="0" 且 R/W="1" 时，地址计数器中的数据可以从 DB0~DB6 中读出。

5.1.4、显示数据 RAM (DDRAM)

DDRAM 中存储着 80*8 位显示数据，DDRAM 地址以 16 进制数的形式被设置进地址寄存器。

MSB				LSB		
AC6	AC5	AC4	AC3	AC2	AC1	AC0

5.1.4.1、1行显示

1行显示的DDRAM地址范围为00H~4FH。

将会使用到一个扩展驱动电路，图6显示了使用40S扩展的实例。

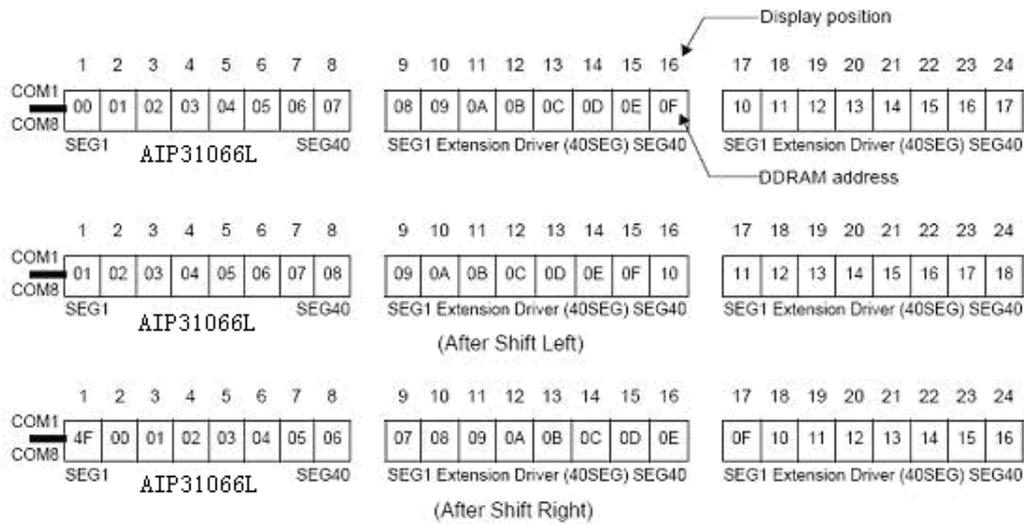


图 6、

5.1.4.2、2行显示

2行显示的DDRAM地址范围为00H~27H 和 40H~67H。

将会使用到一个扩展驱动电路，图7显示了使用40S扩展的实例。

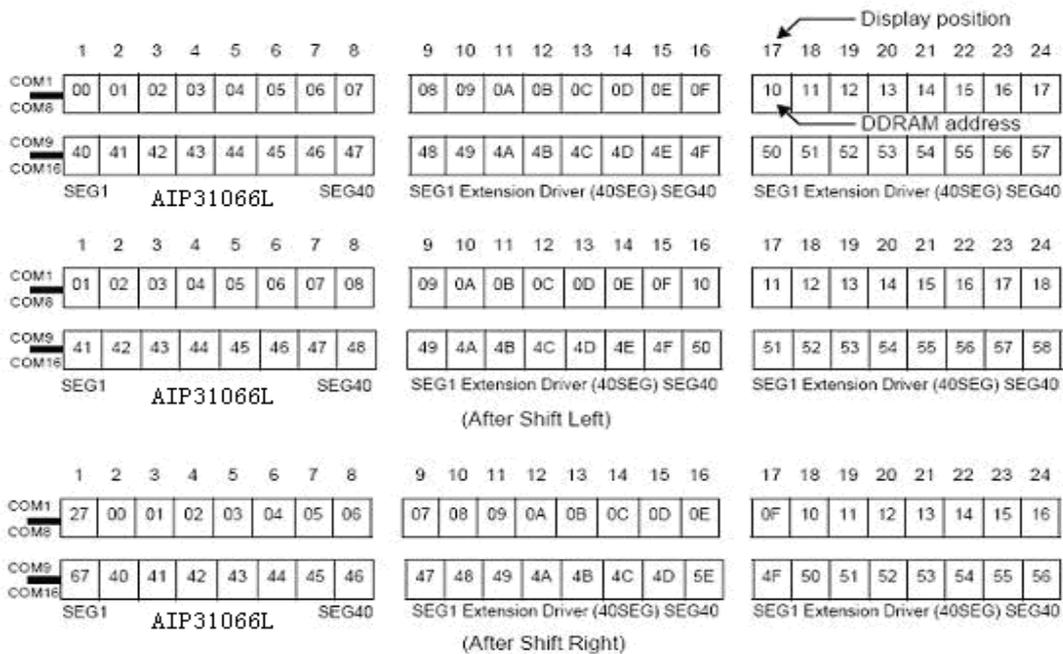


图 7、

5.1.5、字符生成ROM (CGROM)

字符生成 ROM 具有 5×8 点阵、192 字符模式，和 5×11 点阵、64 字符模式。

5.1.6、字符生成 RAM (CGRAM)

字符生成RAM具有5×8点阵，8字符。通过写入字体数据至CGRAM，用户可以调用此定义字符。
(参考表2)



5.1.7、时序生成器电路

时序生成器电路生成内部工作所需的时钟。

5.1.8、LCD 驱动电路

LCD 驱动电路具有 16C 和 40S。来自 CGRAM/CGROM 的数据传输至 40 位 S 锁存器，然后储存在 40 位移位锁存器内。当每个 C 被 16 位 C 寄存器选定，S 数据也从 40 位段锁存器输出至 S 驱动端。在 1 行显示模式下，C1~C8 为 1/8 占空比或 C1~C11 为 1/11 占空比，而在 2 行显示模式下，C1~C16 为 1/16 占空比。

5.1.9、光标/闪烁控制电路

该电路控制光标/闪烁的开关。

表2: Character Code (DDRAM) 和 Character Pattern (CGRAM) 相互关系

Character Code (DDRAM data)								CGRAM address						CGRAM Data								Pattern number
D7	D6	D5	D4	D3	D2	D1	D0	A5	A4	A3	A2	A1	A0	P7	P6	P5	P4	P3	P2	P1	P0	
0	0	0	0	×	0	0	0	0	0	0	0	0	0	×	×	×	0	1	1	1	0	pattern1
											0	0	1				0	0	0	0	0	
											0	1	0				0	0	0	0	0	
											0	1	1				0	0	0	0	0	
											1	0	0				0	0	0	0	0	
											1	0	1				0	0	0	0	0	
											1	1	0				0	0	0	0	0	
											1	1	1				0	0	0	0	0	
0	0	0	0	×	0	0	1	0	0	1	0	0	0	×	×	×	0	1	1	1	0	pattern2
											0	0	1				1	0	0	1		
											0	1	0				1	0	0	0	0	
											0	1	1				0	0	0	0	0	
											1	0	0				0	0	0	0	0	
											1	0	1				0	0	0	0	1	
											1	1	0				0	0	0	0	0	
											1	1	1				0	0	0	0	0	
*								*						*								
0	0	0	0	×	1	1	1	1	1	1	0	0	0	×	×	×	1	1	1	1	1	pattern8
											0	0	1				1	0	0	0		
											0	1	0				1	0	0	0	0	
											0	1	1				0	0	0	0	0	
											1	0	0				0	0	0	0	0	
											1	0	1				0	0	0	0	1	
											1	1	0				0	0	0	0	0	
											1	1	1				0	0	0	0	0	



Character Code (DDRAM data)								CGRAM address						CGRAM Data								Pattern number
D7	D6	D5	D4	D3	D2	D1	D0	A5	A4	A3	A2	A1	A0	P7	P6	P5	P4	P3	P2	P1	P0	
0	0	0	0	×	0	0	×	0	0	0	0	0	0	×	×	×	0	0	1	0	0	pattern1
										0	0	0	1				0	0	1	0	0	
										0	0	1	0				1	1	1	1	1	
										0	0	1	1				0	0	1	0	1	
										0	1	0	0				1	1	1	1	1	
										0	1	1	0				1	0	0	0	0	
										0	1	1	1				1	1	1	1	1	
										1	0	0	0				0	0	0	0	0	
										1	0	0	1				0	0	0	1	0	
										1	0	1	1				1	1	1	1	1	
										1	1	0	0				0	0	0	0	0	
										1	1	0	1				0	0	0	1	0	
										1	1	1	1				0	0	0	1	0	
										1	1	1	1				1	1	1	1	1	
* * * *								* * * * *						* * * * *								
0	0	0	0	×	1	1	×	1	1	0	0	0	0	×	×	×	0	0	1	0	0	pattern4
										0	0	0	1				0	0	1	0	0	
										0	0	1	0				1	1	1	1	1	
										0	0	1	1				0	0	1	0	1	
										0	1	0	0				0	0	1	0	1	
										0	1	0	1				0	1	1	1	1	
										0	1	1	1				1	1	1	1	1	
										1	0	0	0				0	0	0	0	0	
										1	0	0	1				0	0	0	1	0	
										1	0	1	1				0	0	0	1	0	
										1	1	0	0				0	0	0	1	0	
										1	1	0	1				0	0	0	1	0	
										1	1	1	1				0	0	0	1	0	
										1	1	1	1				1	1	1	1	1	
* * * *								* * * * *						* * * * *								

5.2、指令描述

为克服内部时钟与MPU时钟之间的速度差异, AiP31066L通过将控制信息先储存至IR或DR来进行内部操作。内部操作受控于来自MPU的读写数据和数据总线上的数据组合(参考表4)。

指令可分为四部份:

- 1) AiP31066L功能设置指令 (设置显示方式, 设置数据长度等)
- 2) 指向内部RAM的地址设置指令
- 3) 与内部RAM的数据传输指令



4) 其他

内部 RAM 地址自增或自减。

注：当内部工作时，忙指令（DB7）为高。在下一个操作前，忙标志检测必须执行。在检测到忙标志位（DB7）为低后，随着 E 信号的下降沿必需 $1/2f_{osc}$ 来执行下条指令。

5.2.1、清除显示

RS	R/W	DB7	DB6	DB5	DB4	DB3	DB2	DB1	DB0
0	0	0	0	0	0	0	0	0	1

通过写入 20H（空格代码）至所有的 DDRAM 地址和设置 00H 至地址计数器，可以清除显示数据。将光标放在初始状态，即放在第一行的最左端，设置输入模式为递增（I/D=为高）。

5.2.2、返回

RS	R/W	DB7	DB6	DB5	DB4	DB3	DB2	DB1	DB0
0	0	0	0	0	0	0	0	1	-

*“-” dont care

返回指令是将光标回到起始位置。将 DDRAM 地址 00H 置入地址计数器。将光标放在初始位置，并将显示改为初始状态。DDRAM 中的数据不作改变。

5.2.3、输入模式

RS	R/W	DB7	DB6	DB5	DB4	DB3	DB2	DB1	DB0
0	0	0	0	0	0	0	1	I/D	SH

设置光标和显示的移动方向

ID: DDRAM 地址（光标或闪烁）的递增或递减。

当 I/D 为高时，光标闪烁向右移，DDRAM 地址自增；当 I/D 为低时，光标闪烁向左移，CGRAM 地址自减。当读出或写入 DDRAM 时，操作跟 DDRAM 一致。

SH: 显示移位

当对 DDRAM 读操作（CGRAM 读/写操作）或 SH 为低时，整个显示移位将不能执行。当 SH 为高且对 DDRAM 写操作时，整个显示的移位将根据 I/D 的值来进行。（I/D 为高，向左移，I/D 为低，向右移）

5.2.4、显示开关控制

RS	R/W	DB7	DB6	DB5	DB4	DB3	DB2	DB1	DB0
0	0	0	0	0	0	1	D	C	B

显示控制/光标，闪烁开关为 1 位寄存器

D: 显示开关控制位

当 D 为高时，整个显示开；当 D 为低时，显示关闭，但显示数据保存在 DDRAM 中。

C: 光标开关控制位

当 C 为高时，光标开；当 C 为低时，光标消失，但 I/D 寄存器保存它的的功能。

**B: 光标闪烁开关控制位**

当 B 为高时, 光标闪烁开, 当 B 为低时, 光标闪烁关。

5.2.5、光标/闪烁移位

RS	R/W	DB7	DB6	DB5	DB4	DB3	DB2	DB1	DB0
0	0	0	0	0	1	S/C	R/L	-	-

不读写显示数据, 将光标位置或显示左移或右移, 这种指令用于纠正和寻找显示数据。当 2 行显示模式时, 在第 1 行的第 40 个字符后, 光标移向第 2 行。注意, 在所有行中, 显示移位是同时进行的。当显示数据重复移位时, 每一位是独立移位的, 当显示移位时, 地址计数器中的内容是不变的。

表3.: 由 S/C 和 R/L 标志位控制的移位格式

S/C	R/L	操作
0	0	光标向左移, 地址计数器自减 1
0	1	光标向右移, 地址计数器自增1
1	0	所有显示向左移, 光标根据显示移位。
1	1	所有显示向右移, 光标根据显示移位。

5.2.6、功能设置

RS	R/W	DB7	DB6	DB5	DB4	DB3	DB2	DB1	DB0
0	0	0	0	1	DL	N	F	-	-

DL: 接口数据长度控制位

当 DL 为高时, 表示 8 位总线连接至 MPU

当 DL 为低时, 表示 4 位总线连接至 MPU, 因此 DL 是 8 位/4 位总线模式的选择信号。当为 4 位总线模式时, 需要传输 4 位数据 2 次。

N: 显示行数控制位

当 N 为低时, 1 行显示模式被设置; 当 N 为高时, 2 行显示模式被设置。

F: 显示字体类型控制位

当 F 为低时, 5×8 点阵显示模式被设置; 当 F 为高时, 5×11 点阵显示模式被设置。

5.2.7、设置 CGRAM 地址

RS	R/W	DB7	DB6	DB5	DB4	DB3	DB2	DB1	DB0
0	0	0	1	AC5	AC4	AC3	AC2	AC1	AC0

将 CGRAM 地址置入地址计数器, 该指令使得来自 MPU 的 CGRAM 数据有效。

5.2.8、设置 DDRAM 地址

RS	R/W	DB7	DB6	DB5	DB4	DB3	DB2	DB1	DB0
0	0	1	AC6	AC5	AC4	AC3	AC2	AC1	AC0

将 DDRAM 地址置入地址计数器, 该指令使得来自 MPU 的 DDRAM 数据有效。当 1 行显示模式



时(N 为低), DDRAM 地址 00H~4FH; 当 2 行显示模式时(N 为高), 第 1 行的 DDRAM 地址从 00H~27H, 第 2 行的 DDRAM 地址从 40H~67H。

5.2.9、读忙标志和地址

RS	R/W	DB7	DB6	DB5	DB4	DB3	DB2	DB1	DB0
0	1	BF	AC6	AC5	AC4	AC3	AC2	AC1	AC0

该指令显示是否 AiP31066L 处于内部工作中。如果 BF 为高, 内部工作在进行中, 需要等待直到 BF 被置低, 这时下条指令才能进行。在这条指令中, 同样可以读到地址计数器内的值。

5.2.10、写数据到 RAM

RS	R/W	DB7	DB6	DB5	DB4	DB3	DB2	DB1	DB0
1	0	D7	D6	D5	D4	D3	D2	D1	D0

写入 8 位二进制数据至 DDRAM/CGRAM。DDRAM 和 CGRAM 之间的选取由之间的地址设置指令来决定 (DDRAM 地址设置指令, CGRAM 地址设置指令)。RAM 设置指令决定地址计数器增减方向。写操作后, 根据输入模式选择指令地址自增或自减。

5.2.11、从 RAM 中读数据

RS	R/W	DB7	DB6	DB5	DB4	DB3	DB2	DB1	DB0
1	1	D7	D6	D5	D4	D3	D2	D1	D0

从 DDRAM/CGRAM 中读出 8 位二进制数。RAM 的选择由之前的地址设置指令来决定。如果读数据指令前没有写入地址设置指令, 则读出的数据是无效的, 因为地址计数器所决定的方向还没有设定; 如果读操作前, 没有写入 RAM 地址设置指令, 且读出多次数据, 则从第二个数据开始是有效的, 第一个数据是不对的, 因为没有时序配合 RAM 数据输出。在 DDRAM 的读操作中, 光标转移指令起到了 DDRAM 地址设置指令相同的作用, 同样将 RAM 数据送至输出寄存器。在读操作后, 地址计数器根据输入模式指令自增或自减, 在 CGRAM 读操作后, 显示移位可能不能正确执行。

表 4 : 指令表

指令	RS	R/W	DB7	DB6	DB5	DB4	DB3	DB2	DB1	DB0	执行时间 fosc=270KHz	描述
清除显示	0	0	0	0	0	0	0	0	0	1	1.53ms	将 20H 写入 DDRAM, 将地址计数器中的地址 00H 设置为 DDRAM 地址
返回	0	0	0	0	0	0	0	0	1	-	1.53ms	将地址计数器中的地址 00H 设置为 DDRAM 地址, 并将光标恢复至初始位置, DDRAM 的内容保持不变。
输入模式设置	0	0	0	0	0	0	0	1	I/D	SH	39us	设置光标移方向, 并允许整个显示移动
显示开/关	0	0	0	0	0	0	1	D	C	B	39us	设置显示、光标, 光标的闪烁控制位。



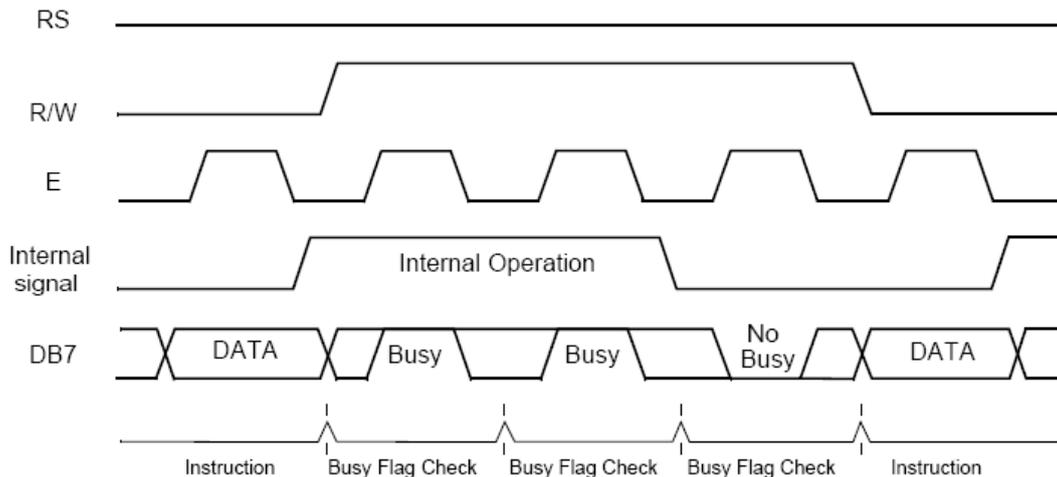
移位	0	0	0	0	0	1	S/C	R/L	-	-	39us	设置光标移动,显示移动方向的控制位, DDRAM 数据保持不变。
功能设置	0	0	0	0	1	DL	N	F	-	-	39us	设置接口数据长度 (DL: 8 位/4 位), 显示行数(N: 2 行/1 行), 显示字体 (F: 5×11 点阵/5×8 点阵)
设置 CG RAM 地址	0	0	0	1	AC5	AC4	AC3	AC2	AC1	AC0	39us	在地址计数器内设置 CGRAM 地址
设置 DD RAM 地址	0	0	1	AC6	AC5	AC4	AC3	AC2	AC1	AC0	39us	在地址计数器内设置 DDRAM 地址
读忙标志 & 地址	0	1	BF	AC6	AC5	AC4	AC3	AC2	AC1	AC0	0us	通过读取 BF 观察是否内部工作正在进行中, 地址计数器中的内容同时被读取
写数据	1	0	D7	D6	D5	D4	D3	D2	D1	D0	43us	写数据至内部 RAM (DDRAM/CGRAM)
读数据	1	1	D7	D6	D5	D4	D3	D2	D1	D0	43us	从内部 RAM (DDRAM/CGRAM) 中读取数据

注: “-”不考虑

5.3、MPU 接口

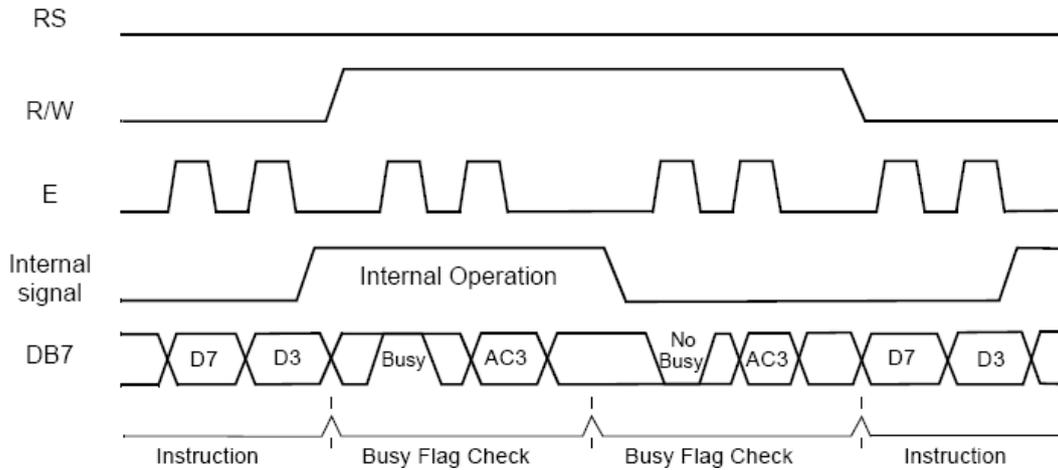
5.3.1、8位MPU接口

当接口数据长度被设置为8位, 数据从8位端口 (DB0~DB7) 同时读出。时序如下图所示:



5.3.2、4位MPU接口

当接口数据长度被设置为4位, 仅有4个端口 (DB4~DB7) 作为数据传输总线。高4位先传 (8位数据总线模式时, DB4~DB7 的内容), 低4位后传 (8位数据总线模式时, DB0~DB3 的内容), 所以第二次传输结束时, 经历了两次忙标志位输出高。时序如下图所示:



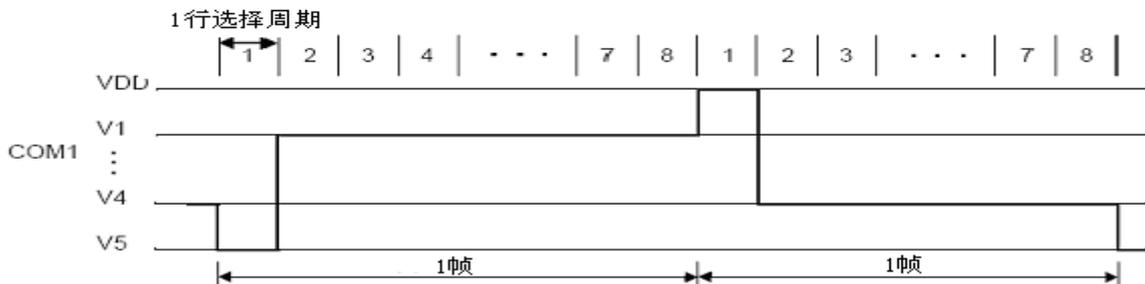
5.4、初始化

上电时, AiP31066L被复位电路初始化。在这个初始化过程中, 执行以下指令。初始化结束前, 忙标志位保持高。

- (1)清除显示指令: 所有DDRAM被写入“20H”
- (2)设置功能指令: DL=“1”, 8位总线模式
N = “0”, 1行显示模式
F = “0”, 5 X 8 字体
- (3)显示开关指令: D = “0”: 显示关
C = “0”, F光标关
B = “0”, 闪烁关
- (4)设置返回模式指令: I/D=“1”, 自增
SH = “0”, 整个显示移位不执行

5.5、帧频

5.5.1、1/8占空比周期



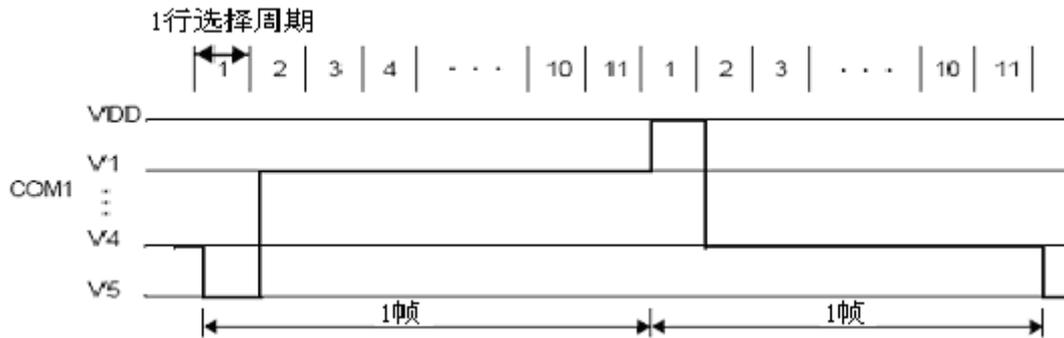
1行选择周期= 400 clocks

1 帧= $400 \times 8 \times 3.7\mu s = 11850\mu s = 11.9 \text{ ms}$ (1 clock=3.7 μs , fosc=270 kHz)

帧频 = $1 / 11.9 \text{ ms} = 84.4 \text{ Hz}$



5.5.2、1/11 占空比周期

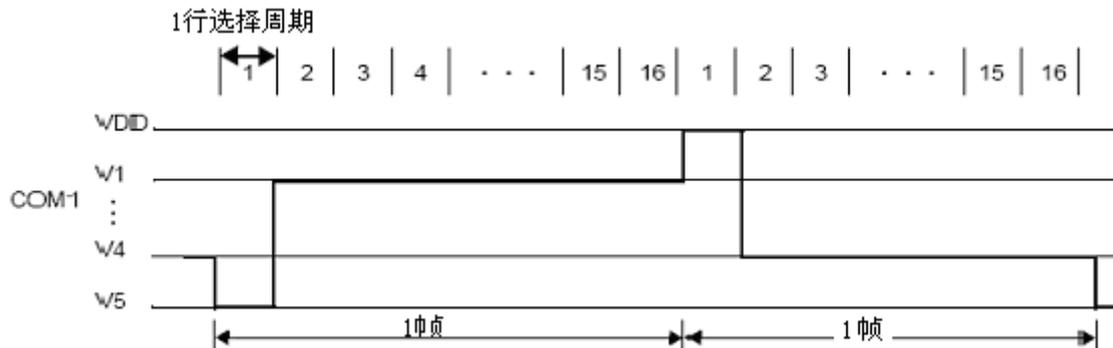


1行选择周期= 400 clocks

1 帧 = $400 \times 11 \times 3.7\mu\text{s} = 16300\mu\text{s} = 16.3 \text{ ms}$ (1 clock=3.7 μs , fosc=270 kHz)

帧频 = $1 / 16.3 \text{ ms} = 61.4 \text{ Hz}$

5.5.3、1/16 占空比周期



1行选择周期= 200 clocks

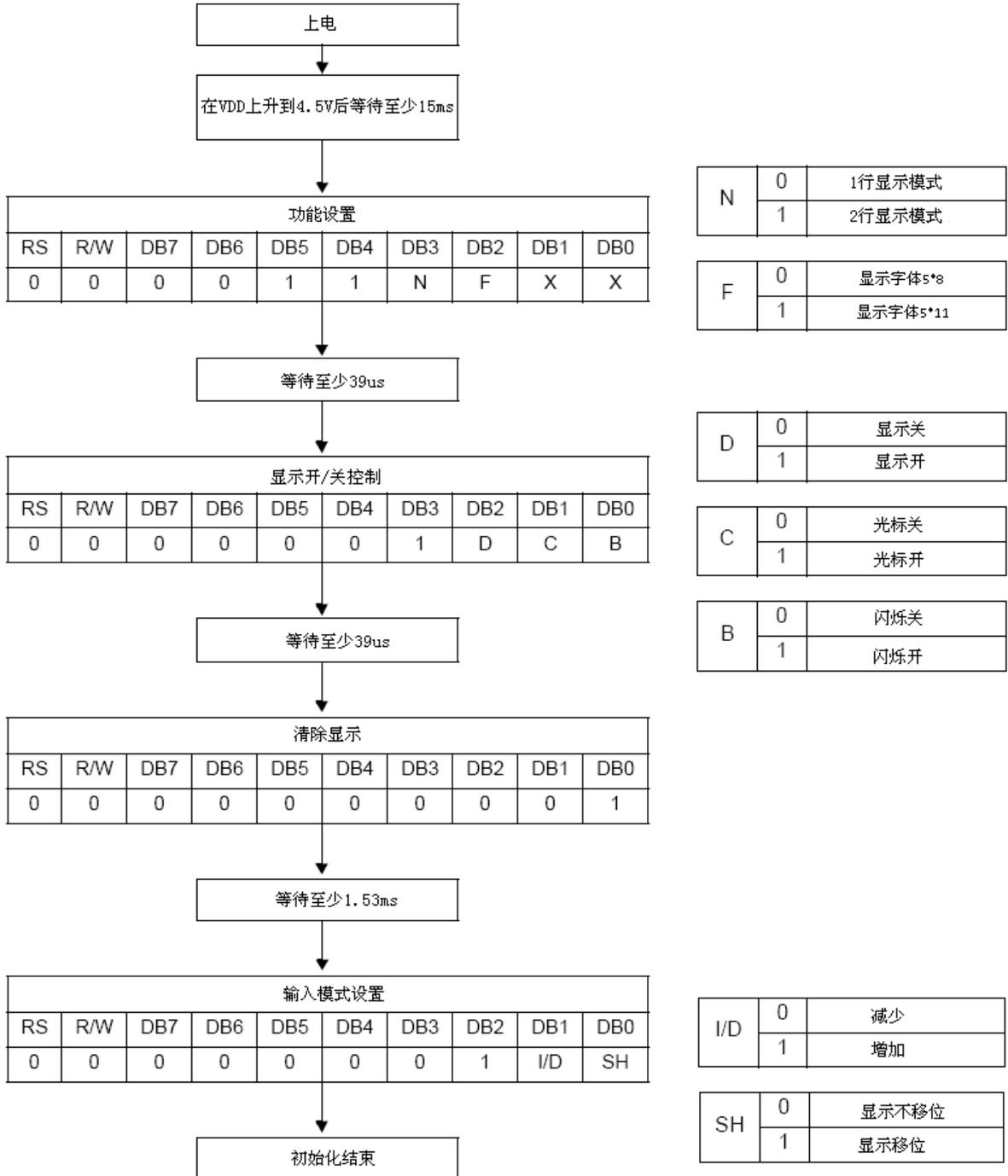
1 帧 = $200 \times 16 \times 3.7\mu\text{s} = 11850\mu\text{s} = 11.9 \text{ ms}$ (1 clock=3.7 μs , fosc=270 kHz)

帧频 = $1 / 11.9 \text{ ms} = 84.3 \text{ Hz}$



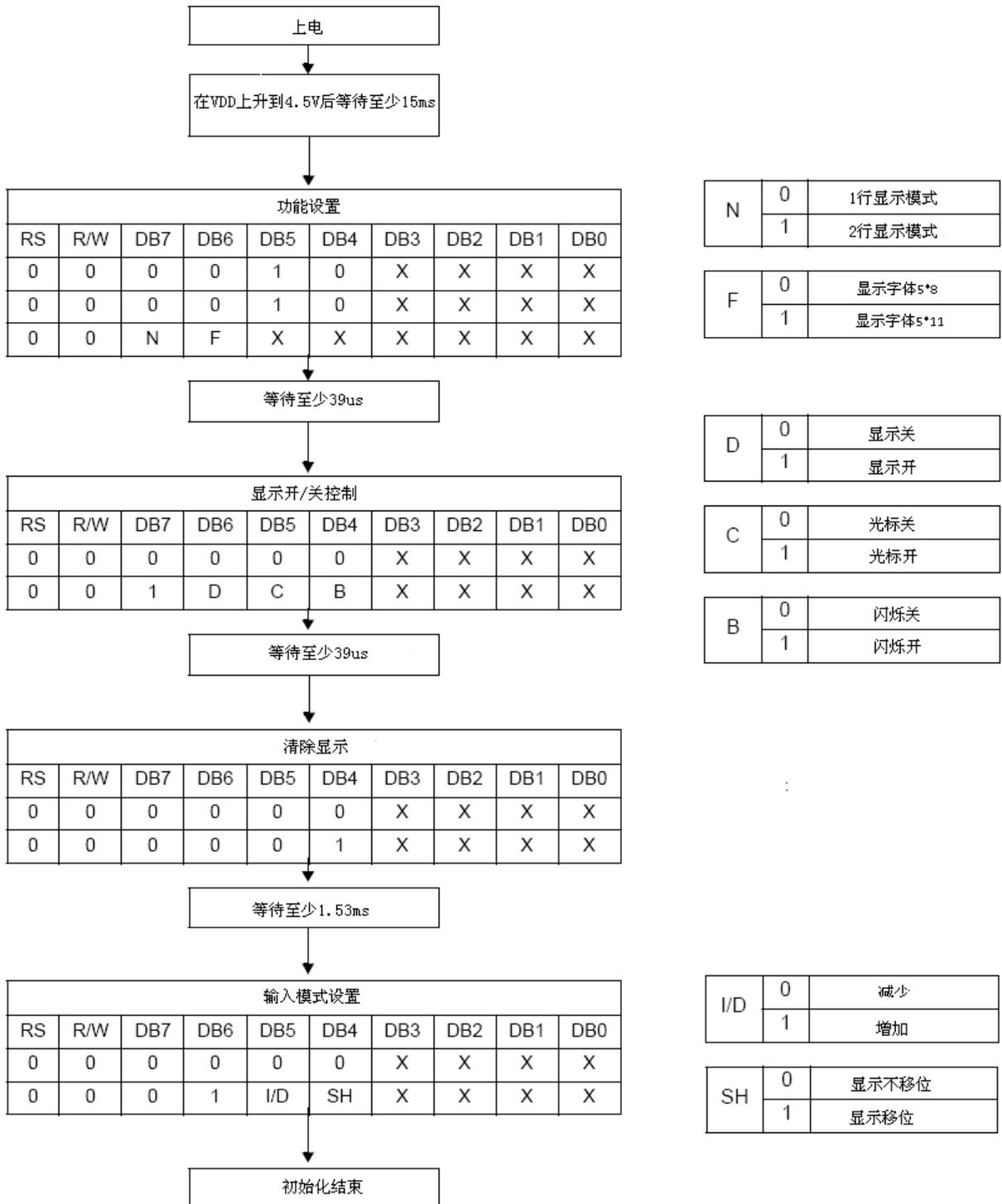
5.6、初始化指令

5.6.1、8 位接口模式 (条件: fosc = 270KHz)





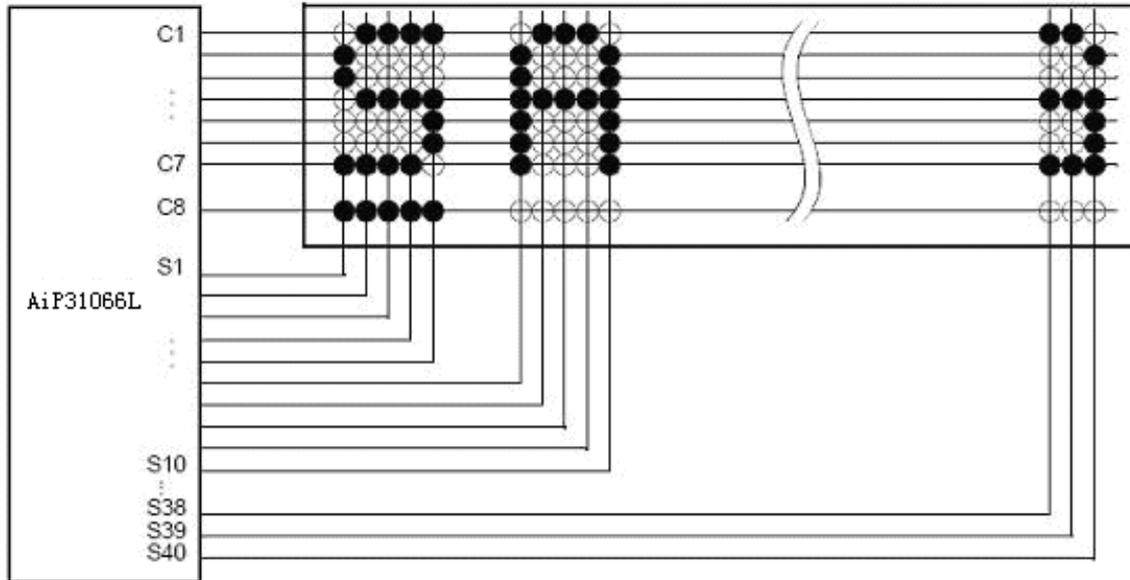
5.6.2、4位接口模式 (条件: fosc = 270KHz)



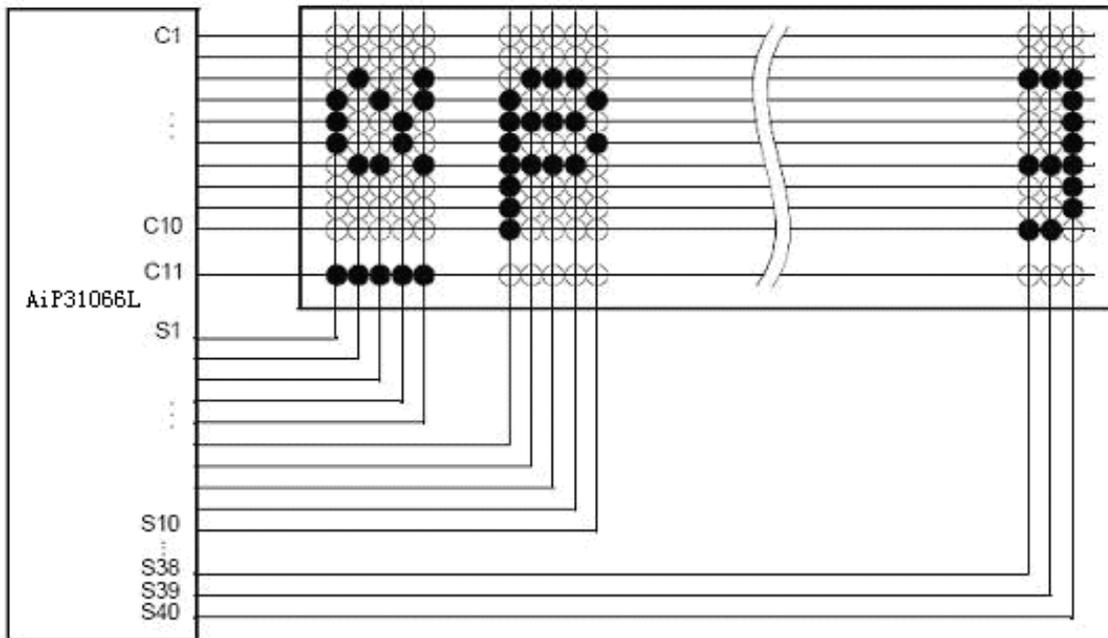


6、典型应用线路与说明

6.1、LCD 面板：8 字符×1 行，5×7 点阵+1 光标线（1/4 偏置，1/8 占空比）

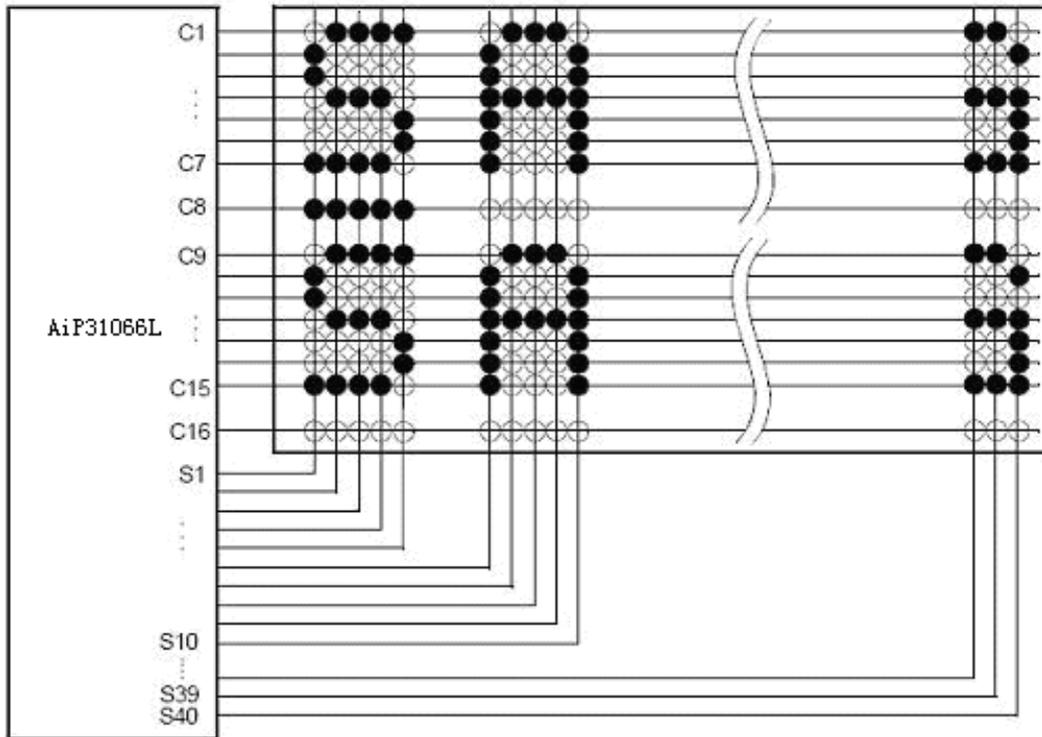


6.2、LCD 面板：8 字符×1 行，5×10 点阵+1 光标线（1/4 偏置，1/11 占空比）

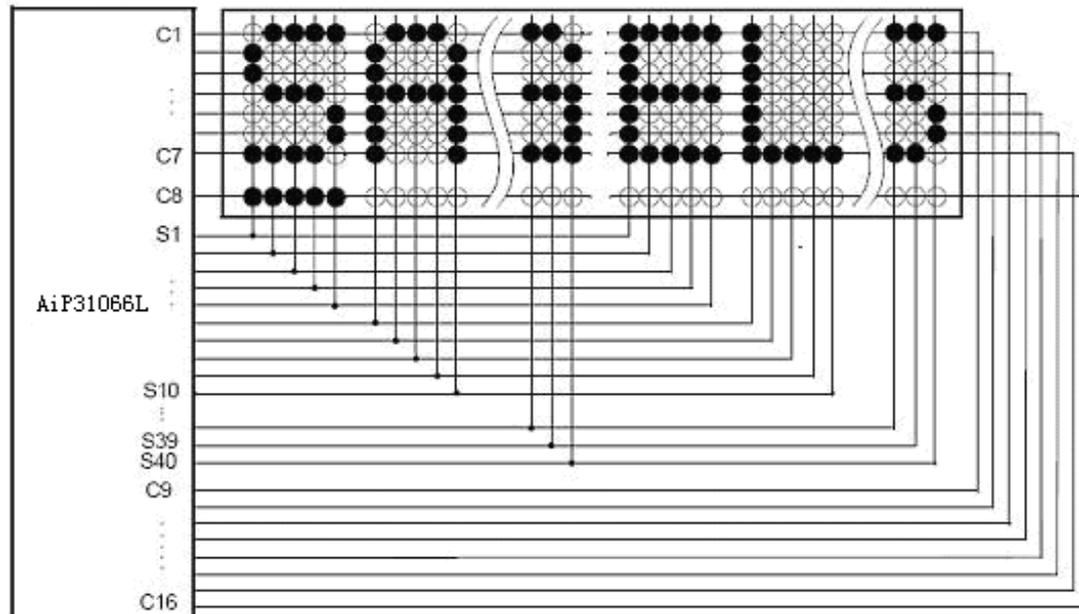




6.3、LCD 面板: 8 字符×2 行, 5×7 点阵+1 光标线 (1/5 偏置, 1/16 占空比)

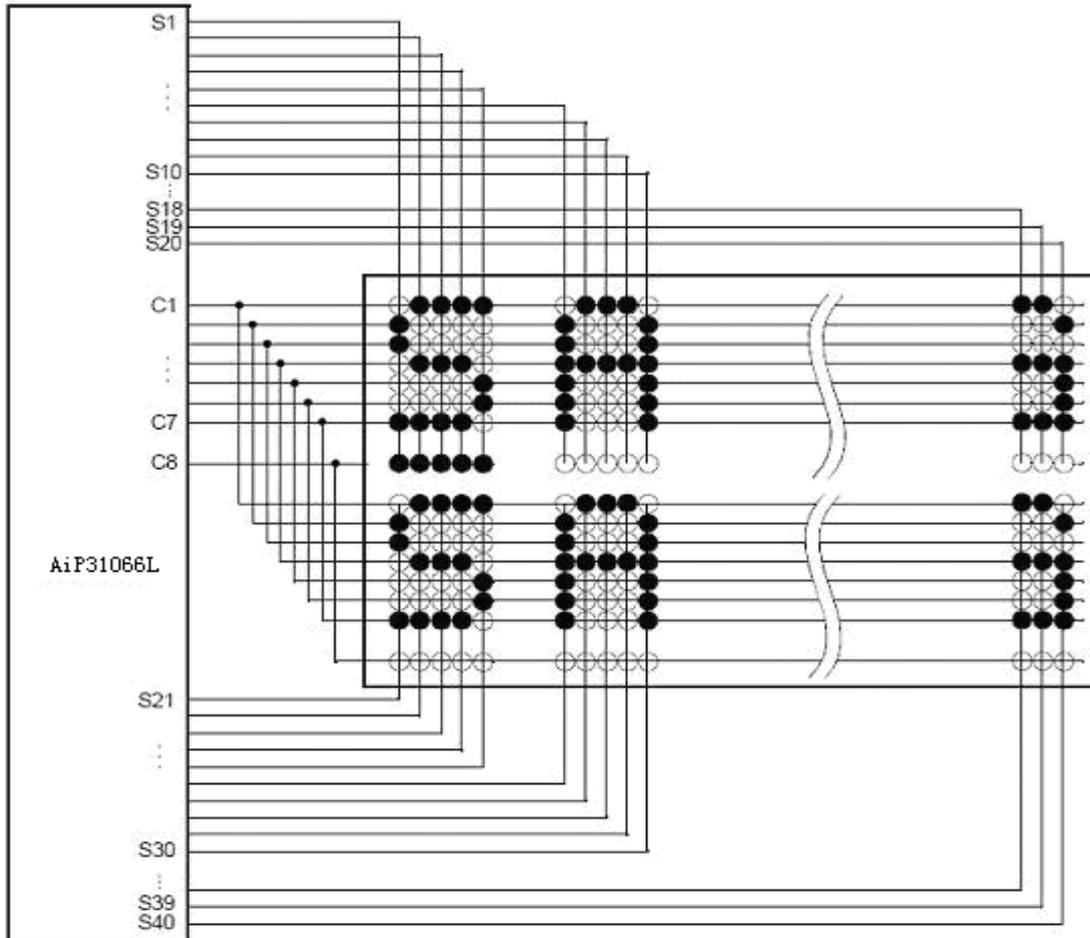


6.4、LCD 面板: 16 字符×1 行, 5×7 点阵+1 光标线 (1/5 偏置, 1/16 占空比)



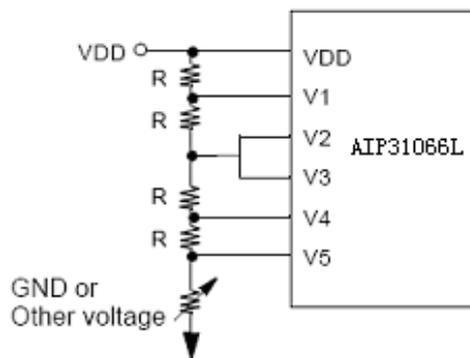


6.5、LCD 面板: 4 字符×2 行, 5×7 点阵+1 光标线 (1/4 偏置, 1/8 占空比)



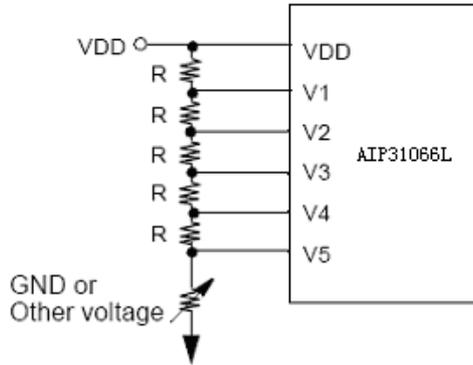
6.6、偏置电压电路

6.6.1、1/4 偏置, 1/8 或 1/11 占空比



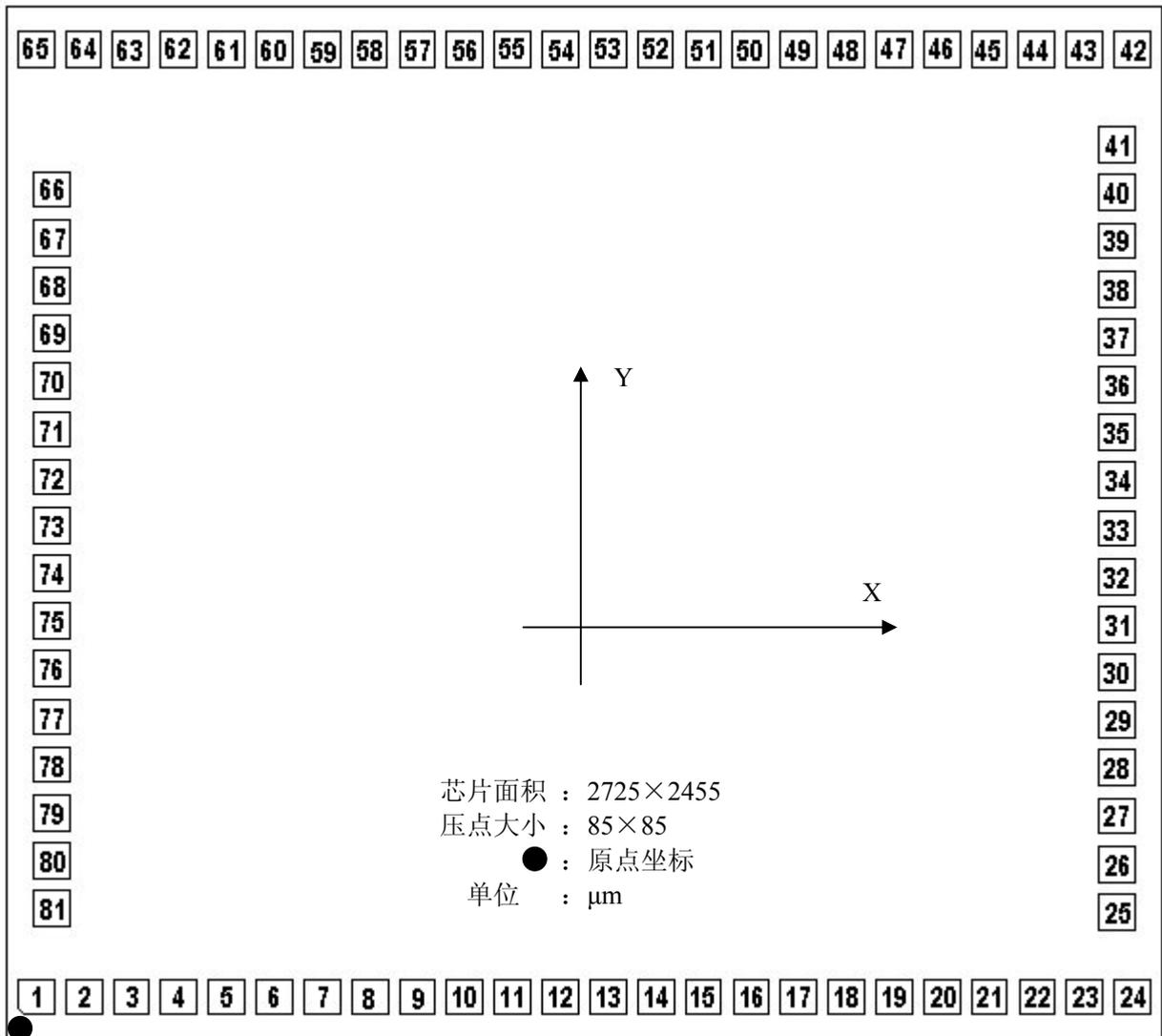


6.6.2、1/5 偏置， 1/16 占空比



7、PAD 图与 PAD 坐标

7.1、PAD 图



注: PIN39 为 NC 脚, 不引出



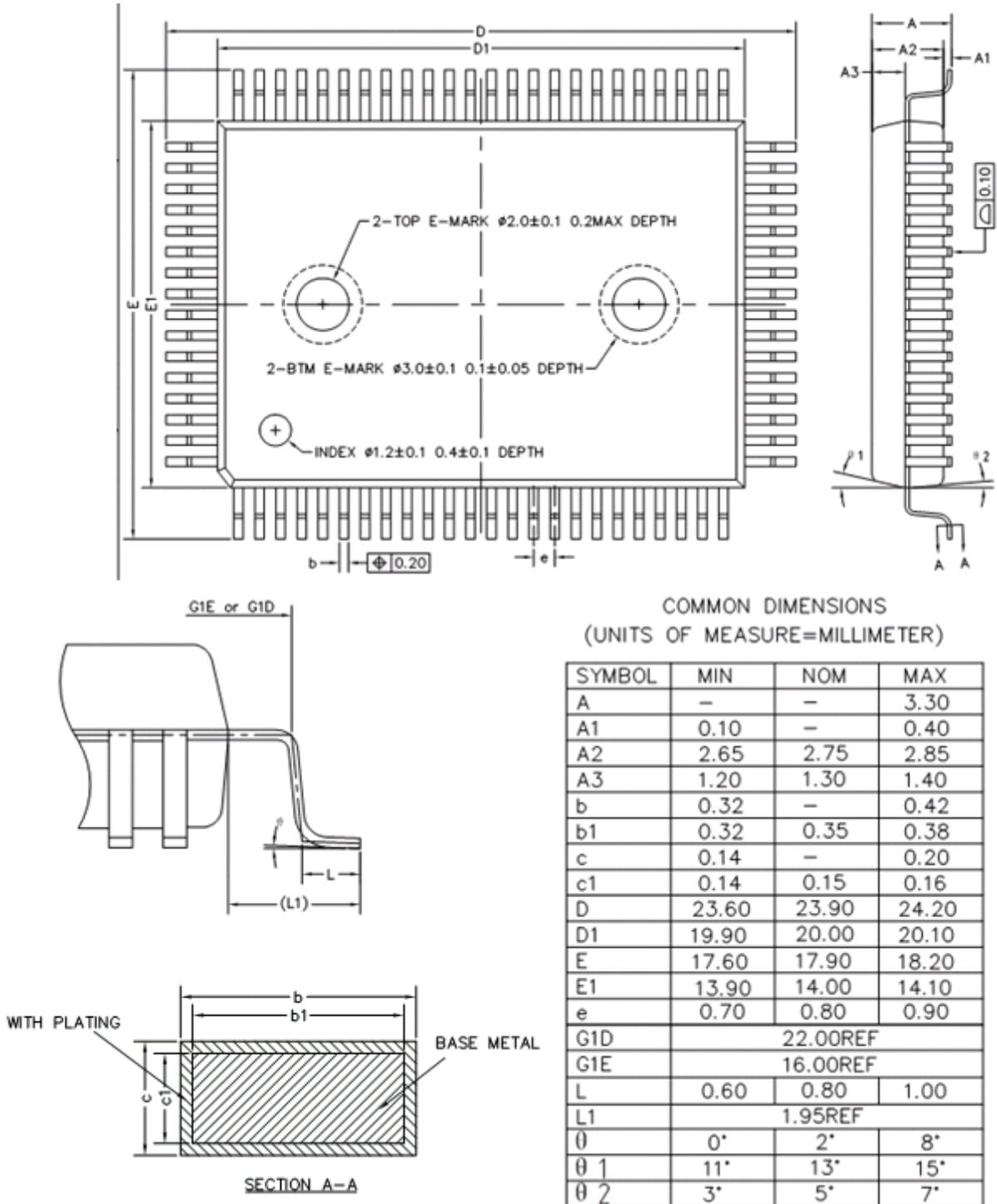
7.2、PAD 坐标

序号	PAD名	X	Y	序号	PAD名	X	Y
1	S22	68.75	100.6	42	DB2	2655.75	2354.4
2	S21	181.25	100.6	43	DB3	2543.25	2354.4
3	S20	293.75	100.6	44	DB4	2430.75	2354.4
4	S19	406.25	100.6	45	DB5	2318.25	2354.4
5	S18	518.75	100.6	46	DB6	2205.75	2354.4
6	S17	631.25	100.6	47	DB7	2093.25	2354.4
7	S16	743.75	100.6	48	C1	1980.75	2354.4
8	S15	856.25	100.6	49	C2	1868.25	2354.4
9	S14	968.75	100.6	50	C3	1755.75	2354.4
10	S13	1081.25	100.6	51	C4	1643.25	2354.4
11	S12	1193.75	100.6	52	C5	1530.75	2354.4
12	S11	1306.25	100.6	53	C6	1418.25	2354.4
13	S10	1418.75	100.6	54	C7	1305.75	2354.4
14	S9	1531.25	100.6	55	C8	1193.25	2354.4
15	S8	1643.75	100.6	56	C9	1080.75	2354.4
16	S7	1756.25	100.6	57	C10	968.25	2354.4
17	S6	1868.75	100.6	58	C11	855.75	2354.4
18	S5	1981.25	100.6	59	C12	743.25	2354.4
19	S4	2093.75	100.6	60	C13	630.75	2354.4
20	S3	2206.25	100.6	61	C14	518.25	2354.4
21	S2	2318.75	100.6	62	C15	405.75	2354.4
22	S1	2431.25	100.6	63	C16	293.25	2354.4
23	GND	2543.75	100.6	64	S40	180.75	2354.4
24	OSC1	2656.25	100.6	65	S39	68.25	2354.4
25	OSC2	2620.5	302.8	66	S38	104.6	2020.6
26	V1	2620.5	416.8	67	S37	104.6	1906.6
27	V2	2620.5	530.8	68	S36	104.6	1792.6
28	V3	2620.5	644.8	69	S35	104.6	1678.6
29	V4	2620.5	758.8	70	S34	104.6	1564.6
30	V5	2620.5	872.8	71	S33	104.6	1450.6
31	CLK1	2620.5	986.8	72	S32	104.6	1336.6
32	CLK2	2620.5	1100.8	73	S31	104.6	1222.6
33	VDD	2620.5	1214.8	74	S30	104.6	1108.6
34	M	2620.5	1328.8	75	S29	104.6	994.6
35	D	2620.5	1442.8	76	S28	104.6	880.6
36	RS	2620.5	1556.8	77	S27	104.6	766.6
37	R/W	2620.5	1670.8	78	S26	104.6	652.6
38	E	2620.5	1784.8	79	S25	104.6	538.6
39	NC	2620.5	1898.8	80	S24	104.6	424.6
40	DB0	2620.5	2012.8	81	S23	104.6	310.6
41	DB1	2620.5	2126.8				



8、封装尺寸与外形图

QFP80-20×14-0.8 外形图与封装尺寸





9、字库表

9.1、AiP31066L-001 字库

Source data	LLLL	LLLH	LLHL	LLHH	LHLL	LHLH	LHHL	LHHH	HLLL	HLLH	HLHL	HLHH	HHLL	HHLH	HHHL	HHHH		
LLLL				0@P`P									一	夕	ミ	αp		
LLLH				!1A0a9									。	ア	チ	△	△	g
LLHL				"2BRbr									「	イ	ツ	×	β	θ
LLHH				#3CScs									」	ウ	テ	モ	ε	ω
LHLL				\$4DTdt									、	エ	ト	†	μ	Ω
LHLH				%5EUeu									・	オ	ナ	1	ε	ü
LHHL				&6FUfu									ヲ	カ	ニ	ヨ	ρ	Σ
LHHH				'7GWgw									ア	キ	ヌ	ラ	g	π
HLLL				<8HXhx									ィ	ウ	ネ	リ	∫	×
HLLH				>9IYiy									ウ	ケ	ル	∪	∪	∪
HLHL				*:JZjz									エ	コ	∩	レ	j	キ
HLHH				+;K[kk									オ	サ	ヒ	ロ	°	石
HHLL				,<L¥ll									カ	シ	フ	フ	φ	円
HHLH				-=M]m)									ユ	ヌ	∧	∩	モ	÷
HHHL				.>N^n+									ヨ	セ	ホ	°	∩	
HHHH				/?O_0+									ウ	ツ	マ	°	ö	■



9.2、AiP31066L-002 字库

upper and lower case	LLLL	LLLH	LLHL	LLHH	LHLL	LHLH	LHHL	LHHH	HLLL	HLLH	HLHL	HLHH	HHLL	HHLH	HHHL	HHHH
LLLL				0@P`P									БЮЧ.ДЖ			
LLLH				!1AQa9									ГЯШ.ЦЯ			
LLHL				"2BRbr									ЁБЪ.ШЯ			
LLHH				#3CScs									ЖЕЫ.ДЪ			
LHLL				\$4DTdt									ЭГЪ.ФМ			
LHLH				%5EUeu									Нёэжц~			
LHHL				&6FUfu									Йжю.ШЪ			
LHHH				'7GWgw									ЛэяI'Е			
HLLL				(8HXhx									Пн.И"圭			
HLLH)9IYiy									Уа.↑~			
HLHL				*:JZjz									Фк.↓.е.ш			
HLHH				+;Kckk									Чя."Н.ф.к			
HHLL				,<Lll									Шм.Н.ш.ü.л			
HHLH				-=M]m]s									бн.с.ш.к.э			
HHHL				.>N^ne									Ып.л.л.о.я			
HHHH				/?O_oe									Эт.е.о.■			



9.3、AiP31066L-003 字库

upper and lower bit	LLLL	LLLH	LLHL	LLHH	LHLL	LHLH	LHHL	LHHH	HLLL	HLLH	HLHL	HLHH	HHLL	HHLH	HHHL	HHHH
LLLL		士		0@P'PGE&												
LLLH		≡!	1	AQa90&i"												
LLHL		7"	2	BRbr&E&°												
LLHH		7	#	3CScs&ôû'												
LHLL		7	*	4DTdt&ô&'												
LHLH		7	%	5EUeu&ô&E'												
LHHL		7	&	6FUfu&ô&羊'												
LHHH		7	'	7GW&w&ô&R&*												
HLLL		7	()	8Hxhx&ô&ô&÷&*												
HLLH		7	()	9IYiy&ô&ô&i&△												
HHLH		7	*	*	JZjz&ô&ô&△											
HHLL		7	+	,	Kk&ci&ô&ô&*											
HHLH		7	=	,	<	L	\	l	l	i	ô	ô	*	∟	∟	∟
HHHL		7	∞	-	=	M	J	m	D	i	ô	ô	#	.	∟	∟
HHHL		7	E	.	>	N	^	n	^	△	△	△	∟	∟	∟	∟
HHHH		7	∞	/	?	0	_	o	△	△	△	∞	-	∞	∞	∞



10、声明及注意事项:

10.1、产品中有毒有害物质或元素的名称及含量

部件名称	有毒有害物质或元素					
	铅 (Pb)	汞 (Hg)	镉 (Cd)	六价铬 (Cr(VI))	多溴联苯 (PBBs)	多溴联苯醚 (PBDEs)
引线框	○	○	○	○	○	○
塑封树脂	○	○	○	○	○	○
芯片	○	○	○	○	○	○
内引线	○	○	○	○	○	○
装片胶	○	○	○	○	○	○
说明	○: 表示该有毒有害物质或元素的含量在 SJ/T11363-2006 标准的检出限以下。 ×: 表示该有毒有害物质或元素的含量超出 SJ/T11363-2006 标准的限量要求。					

10.2 注意

在使用本产品之前建议仔细阅读本资料;
 本资料中的信息如有变化, 恕不另行通知;
 本资料仅供参考, 本公司不承担任何由此而引起的任何损失;
 本公司也不承担任何在使用过程中引起的侵犯第三方专利或其它权利的责任。

11、联系方式:

无锡中微爱芯电子有限公司

Wuxi I-CORE Electronics Co., Ltd.

地址: 江苏省无锡市蠡园开发区滴翠路 100 号 9 栋 2 层 网址: <http://www.i-core.cn>

市场营销部: 江苏省无锡市蠡园开发区滴翠路 100 号 9 栋 2 层

邮编: 214072 电话: 0510-85572708 传真: 0510-85887721

深圳办事处: 广东省深圳市宝安区西乡银田路智谷科技园 C 栋 501-508

邮编: 518000 电话: 0755-88370507 传真: 0755-88370507

顺德办事处: 广东省佛山市顺德区鉴海南路 2 号都汇豪庭 3 座 13F

邮编: 528399 电话: 18688498366

应用技术服务: 手机: 13631505987/13823745011

应用部: 江苏省无锡市蠡园开发区滴翠路 100 号 9 栋 2 层

邮编: 214072 传真: 0510-85572700

广东省深圳市宝安区西乡银田路智谷科技园 C 栋 501-508

邮编: 518000 传真: 0755-88370507